

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

IN RE APPLICATION OF: Tomonori OKUDAIRA

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE WITH CAPACITOR ELECTRODE

**REQUEST FOR PRIORITY**

COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of **35 U.S.C. §120**.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of **35 U.S.C. §119(e)**: Application No. Date Filed

- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of **35 U.S.C. §119**, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

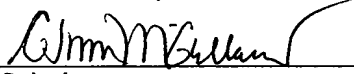
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2002-340733	November 25, 2002

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- ☐ (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

  
Marvin J. Spivak

Registration No. 24,913

**C. Irvin McClelland**  
**Registration Number 21,124**

Customer Number

**22850**

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 05/03)

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2002年11月25日

出 願 番 号  
Application Number:

特願2002-340733

[ ST.10/C ]:

[ JP2002-340733 ]

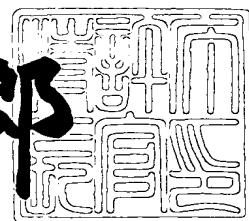
出 願 人  
Applicant(s):

三菱電機株式会社

2002年12月17日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2002-3099962

【書類名】 特許願

【整理番号】 541017JP01

【提出日】 平成14年11月25日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/108

【発明者】

    【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社  
社内

    【氏名】 奥平 智仁

【特許出願人】

    【識別番号】 000006013

    【氏名又は名称】 三菱電機株式会社

【代理人】

    【識別番号】 100089233

    【弁理士】

    【氏名又は名称】 吉田 茂明

【選任した代理人】

    【識別番号】 100088672

    【弁理士】

    【氏名又は名称】 吉竹 英俊

【選任した代理人】

    【識別番号】 100088845

    【弁理士】

    【氏名又は名称】 有田 貴弘

【手数料の表示】

    【予納台帳番号】 012852

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

【物件名】	図面	1
【物件名】	要約書	1
【プルーフの要否】	要	

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 (a) 下地層上に、白金又はイリジウムを主成分とするキャパシタ電極用金属膜を形成する工程と、

(b) 前記キャパシタ電極用金属膜上にルテニウム又はオスミウムを主成分とする第 1 マスク膜を形成する工程と、

(c) 前記第 1 マスク膜を選択的に開口する工程と、

(d) 前記キャパシタ電極用金属膜を加熱しつつ、前記第 1 マスク膜の開口部に露出する前記キャパシタ電極用金属膜を所定のガス雰囲気中に晒すことにより揮発させて、前記キャパシタ電極用金属膜に選択的にエッチングを行う工程と、

(e) 前記第 1 マスク膜を除去する工程と  
を備える半導体装置の製造方法。

【請求項 2】 請求項 1 に記載の半導体装置の製造方法であって、  
前記キャパシタ電極用金属膜は、キャパシタの下部電極用金属膜であり、  
(f) 前記工程 (e) の後に前記下部電極用金属膜を覆う誘電体膜を形成する工程と、

(g) 前記誘電体膜により前記下部電極用金属膜とは絶縁された上部電極を前記誘電体膜上に形成する工程と  
をさらに備える半導体装置の製造方法。

【請求項 3】 請求項 1 に記載の半導体装置の製造方法であって、  
(h) 前記工程 (b) に先立って、前記キャパシタ電極用金属膜上に金属酸化物、金属窒化物、金属珪化物、金属酸窒化物、金属珪酸化物、金属珪酸窒化物または金属珪窒化物のうち少なくとも一つを含む第 1 金属膜を形成する工程  
をさらに備え、

前記工程 (b) において、前記キャパシタ電極用金属膜に代わって前記第 1 金属膜上に前記第 1 マスク膜を形成する  
半導体装置の製造方法。

【請求項 4】 請求項 1 に記載の半導体装置の製造方法であって、

前記工程（c）は、

（c 1）前記第 1 マスク膜上にシリコン酸化物又はシリコン窒化物の少なくとも一方を含む第 2 マスク膜を形成する工程と、

（c 2）前記第 2 マスク膜をフォトリソグラフィ技術およびエッチング技術によりパターニングする工程と、

（c 3）前記第 2 マスク膜をエッチングマスクとして用いて前記第 1 マスク膜を選択的にエッチングし、前記第 1 マスク膜の選択的開口を行う工程とを含む  
半導体装置の製造方法。

【請求項 5】 請求項 4 に記載の半導体装置の製造方法であって、

（c 4）前記工程（c 1）に先立って、前記第 1 マスク膜上に金属酸化物、金属窒化物、金属珪化物、金属酸窒化物、金属珪酸化物、金属珪酸窒化物または金属珪窒化物のうち少なくとも一つを含む第 2 金属膜を形成する工程をさらに備え、

前記工程（c 1）において、前記第 1 マスク膜に代わって前記第 2 金属膜の上に前記第 2 マスク膜を形成する  
半導体装置の製造方法。

【請求項 6】 請求項 4 に記載の半導体装置の製造方法であって、

前記工程（c 2）において、パターニング後の前記第 2 マスク膜に等方性エッチングも行う  
半導体装置の製造方法。

【請求項 7】 請求項 1 に記載の半導体装置の製造方法であって、

（i）前記工程（c）の後、前記第 1 マスク膜に等方性エッチングを行う工程をさらに備える半導体装置の製造方法。

【請求項 8】 請求項 1 に記載の半導体装置の製造方法であって、

前記下地層上には、ルテニウム又はオスミウムを主成分とするエッチングストッパ膜が形成されており、

前記工程（a）において、前記キャパシタ電極用金属膜は、前記エッチングストッパ膜上に形成され、

前記工程（d）において、前記エッチングストップパ膜を前記キャパシタ電極用金属膜のエッチング時のエッチングストップパに用いる半導体装置の製造方法。

【請求項 9】 請求項 8 に記載の半導体装置の製造方法であって、

前記エッチングストップパ膜上には、金属酸化物、金属窒化物、金属珪化物、金属酸窒化物、金属珪酸化物、金属珪酸窒化物または金属珪窒化物のうち少なくとも一つを含む第 3 金属膜が形成されており、

前記工程（a）において、前記キャパシタ電極用金属膜は、前記エッチングストップパ膜上に代わって前記第 3 金属膜上に形成される半導体装置の製造方法。

【請求項 10】 請求項 8 に記載の半導体装置の製造方法であって、

前記キャパシタ電極用金属膜は、キャパシタの下部電極用金属膜であり、

（f）前記工程（e）の後に前記下部電極用金属膜を覆う誘電体膜を形成する工程と、

（g）前記誘電体膜により前記下部電極用金属膜とは絶縁された上部電極を前記誘電体膜上に形成する工程と、

（j）前記工程（f）に先だって、前記誘電体膜と前記エッチングストップパ膜との接触を防止する接触防止用金属膜を形成する工程とをさらに備える半導体装置の製造方法。

【請求項 11】 請求項 2 に記載の半導体装置の製造方法であって、

前記工程（g）は、

（g1）前記誘電体膜により前記下部電極用金属膜とは絶縁された上部電極用金属膜を前記誘電体膜上に形成する工程と、

（g2）前記上部電極用金属膜上にルテニウム又はオスミウムを主成分とする第 3 マスク膜を形成する工程と、

（g3）前記第 3 マスク膜を選択的に開口する工程と、

（g4）前記上部電極用金属膜を加熱しつつ、前記第 3 マスク膜の開口部に露出する前記上部電極用金属膜を所定のガス雰囲気中に晒すことにより揮発させて、前記上部電極用金属膜に選択的にエッチングを行う工程と

を含む

半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、キャパシタを含む半導体装置の製造方法に関する。

【0002】

【従来の技術】

例えばDRAM (Dynamic Random Access Memory) などの半導体装置内においては、多数のキャパシタが形成される。従来のキャパシタでは、その電極材料としてドーフトポリシリコンが、その誘電体材料としてシリコン酸化膜やシリコン窒化膜が、それぞれ用いられていた。

【0003】

さて、半導体装置の集積化が進むにつれて、キャパシタの電極面積のさらなる縮小化が求められている。電極面積を縮小化させつつキャパシタの静電容量を低下させないためには、誘電体材料の誘電率を高める必要がある。

【0004】

そこで、従来の材料に代わってBST (チタン酸バリウムストロンチウム) 等の高誘電率材料が、キャパシタの誘電体材料として採用されるようになった。そして、これに伴ってキャパシタの電極材料も、高誘電率材料とは化学反応を起こしにくい白金やイリジウム等の金属材料が採用されるようになった。

【0005】

しかし、白金やイリジウムはその加工が難しく、パターニングの方法に工夫を要する。例えば、金属材料をスパッタエッチによりパターニングする加工方法がある。この加工方法では、比較的容易に金属材料を加工できるものの、パターニングマスクの形状どおりにパターニングすることは困難である。スパッタエッチでは金属材料がテーパ形状となってしまう、頂部よりも底部が広がった形状となりやすいからである。

【0006】



そこで、金属材料を化学的に加工する方法として高温エッチング技術が開発された。例えば白金を加工する場合、シリコン酸化膜をパターンニングマスクに採用して白金上に形成し、パターンニングマスク開口部を塩素ガスに晒してその部分に白金の塩化物を生成する。このとき、白金を形成した半導体基板を加熱して高温にしておけば、白金の塩化部分が揮発してパターンニングが行える。

【 0 0 0 7 】

この方法によれば、膜厚数百 n m の白金をテーパの角度が  $85^{\circ}$  以上となる形状に形成でき、ほとんどテーパが生じないようにすることができる。そのため、高温エッチング技術は、キャパシタ電極の微細加工に適した加工方法であるといえる。

【 0 0 0 8 】

なお、この出願の発明に関連する先行技術文献情報としては次のものがある。

【 0 0 0 9 】

【特許文献 1】

特開 2 0 0 0 - 1 8 3 3 0 3 号公報

【特許文献 2】

特開 2 0 0 0 - 2 2 3 6 7 1 号公報

【特許文献 3】

特開平 8 - 3 3 0 5 3 8 号公報

【特許文献 4】

特開平 9 - 1 9 9 6 8 7 号公報

【 0 0 1 0 】

【発明が解決しようとする課題】

上述の高温エッチング技術においては、加熱時の温度を高く設定するほど白金のエッチングレートは向上する。一方、シリコン酸化膜のエッチングレートは温度に依存しない。よって、加熱時の温度を高くするほど、白金のシリコン酸化膜に対するエッチング選択比が向上する。そのため、エッチング選択性の向上のためには可能な限りの高温化が望ましい。

【 0 0 1 1 】

ところが、高温化を妨げる要因が存在する。白金は、その融点が約 1 8 0 0℃と他の金属に比べて比較的高いが、実際には約 5 0 0℃程度で相変化を起こし、凝集する。さらに、この凝集現象は、白金を微細に形成しようとするほど、より低い温度で生じる傾向がある。よって、0. 1 0  $\mu$  m 程度の電極幅の白金を形成するには、白金を形成する半導体基板の温度を 3 3 0 ~ 3 7 0℃程度にしておく必要がある。

## 【 0 0 1 2 】

このような加工温度範囲では、シリコン酸化膜：白金のエッチング比は、1 : 0. 2 5 ~ 1 : 0. 5 程度である。すなわち、例えば膜厚 3 0 0 n m の白金を電極幅 0. 1 0  $\mu$  m に加工するには、膜厚 8 0 0 n m 程度のシリコン酸化膜マスクが必要となり、パターニングマスクのアスペクト比が 1 0 近くもの高い値になってしまう。

## 【 0 0 1 3 】

キャパシタ電極形成時のように、幅狭のアイランド形状に白金を形成する必要がある場合、アスペクト比の高いパターニングマスクではパターン倒れが生じてしまう。なお、白金だけでなくイリジウムについても同様である。

## 【 0 0 1 4 】

このような問題があるため、高温エッチング技術を用いても、0. 1 ~ 0. 2  $\mu$  m 程度の電極幅のキャパシタ電極を形成することは困難であった。

## 【 0 0 1 5 】

そこで、この発明の課題は、白金やイリジウムをキャパシタの電極材料として備え、高温エッチング技術を用いて製造するのに適した半導体装置の製造方法を提供することにある。

## 【 0 0 1 6 】

## 【課題を解決するための手段】

請求項 1 に記載の発明は、(a) 下地層上に、白金又はイリジウムを主成分とするキャパシタ電極用金属膜を形成する工程と、(b) 前記キャパシタ電極用金属膜上にルテニウム又はオスミウムを主成分とする第 1 マスク膜を形成する工程と、(c) 前記第 1 マスク膜を選択的に開口する工程と、(d) 前記キャパシタ

電極用金属膜を加熱しつつ、前記第 1 マスク膜の開口部に露出する前記キャパシタ電極用金属膜を所定のガス雰囲気中に晒すことにより揮発させて、前記キャパシタ電極用金属膜に選択的にエッチングを行う工程と、(e) 前記第 1 マスク膜を除去する工程とを備える半導体装置の製造方法である。

【 0 0 1 7 】

【発明の実施の形態】

＜実施の形態 1＞

本実施の形態は、キャパシタの電極材料たる白金やイリジウムのパターニング時のマスク膜として、ルテニウム又はオスミウムを採用した半導体装置の製造方法である。

【 0 0 1 8 】

図 1 ～図 1 0 は、本実施の形態に係る半導体装置の製造方法の各工程を示した図である。

【 0 0 1 9 】

図 1 に示すように、まず、シリコン基板等の半導体基板 1 上にシリコン酸化膜等で層間絶縁膜 2 を形成する。そして、フォトリソグラフィ技術およびエッチング技術を用いて層間絶縁膜 2 内にこれを貫通するコンタクトホールを形成する。その後、コンタクトホール内に窒化チタンを埋め込み、表面を CMP (Chemical Mechanical Polishing) 等で平坦化处理して導電性プラグ 3 を形成する。なお、半導体基板 1、層間絶縁膜 2 および導電性プラグ 3 で構成される構造は、キャパシタ電極形成の下地と捉えることができるので、本願では上記構造を下地層と称する。

【 0 0 2 0 】

続いて、下地層上にチタン膜 4、窒化チタン膜 5 および下部電極用白金膜 6 をそれぞれ、この順に例えばスパッタ法で形成する。なお、膜厚については、例えばチタン膜 4 および窒化チタン膜 5 をそれぞれ 1 0 n m、下部電極用白金膜 6 を 3 0 0 n m とすればよい。

【 0 0 2 1 】

チタン膜 4 は導電性プラグ 3 に接しており、下部電極用白金膜 6 と導電性プラ

グ 3 との間に介在して両者を接続する。この膜は、導電性プラグ 3 と下部電極用白金膜 6 との密着性を高める密着層として機能する。なお、これ以外の材料を適切に選択して、チタン膜 4 と同様の機能を持たせても良い。また、密着性を高める必要がない場合には、この密着層を省略しても良い。

#### 【 0 0 2 2 】

また、窒化チタン膜 5 は、下部電極用白金膜 6 とチタン膜 4 との間に介在して両者を接続する。この膜は拡散防止層として機能する。拡散防止層がなければ、キャパシタ誘電体膜の形成時の加熱処理等が原因となって、下部電極用白金膜 6 と導電性プラグ 3 との間で原子の相互拡散が発生する可能性がある。相互拡散が発生すると、例えば導電性プラグ 3 内に空隙が発生する可能性がある。窒化チタン膜 5 はそのような相互拡散を抑制する役割を担っている。しかし、そのような可能性が少ない場合や、相互拡散が生じて問題がない場合には、この拡散防止層を省略しても良い。

#### 【 0 0 2 3 】

なお、窒化チタン以外の材料として金属酸化物、金属窒化物、金属珪化物、金属酸窒化物、金属珪酸化物、金属珪酸窒化物または金属珪窒化物のうち少なくとも一つを適切に選択して、窒化チタン膜 5 と同様の機能を持たせても良い。

#### 【 0 0 2 4 】

また、下部電極用白金膜 6 の構成材料には、白金に代えてイリジウムを採用しても良い。

#### 【 0 0 2 5 】

次に、図 2 に示すように、下部電極用白金膜 6 上にルテニウム又はオスミウムを主成分とする第 1 マスク膜 8 を形成する。なお、本実施の形態では、第 1 マスク膜 8 と下部電極用白金膜 6 との間の拡散防止層として、窒化チタン膜 5 と同様の窒化チタン膜 7 を形成する。第 1 マスク膜 8 および窒化チタン膜 7 はいずれもそれぞれ、例えばスパッタ法で形成する。

#### 【 0 0 2 6 】

なお、窒化チタン以外の材料として金属酸化物、金属窒化物、金属珪化物、金属酸窒化物、金属珪酸化物、金属珪酸窒化物または金属珪窒化物のうち少なくとも

も一つを適切に選択して、窒化チタン膜 7 と同様の機能を持たせても良い。また、膜厚については、例えば窒化チタン膜 7 を 1 0 n m、第 1 マスク膜 8 を 1 5 0 n m とすればよい。

## 【 0 0 2 7 】

窒化チタン膜 7 は拡散防止層として機能する。この拡散防止層がなければ、下部電極用白金膜 6 への高温エッチング時の加熱処理等が原因となって、第 1 マスク膜 8 と下部電極用白金膜 6 との間で原子の相互拡散が発生する可能性がある。相互拡散が発生すると、例えば下部電極用白金膜 6 のテーパ角度が小さくなる可能性がある。窒化チタン膜 7 はそのような相互拡散を抑制する役割を担っている。しかし、そのような可能性が少ない場合や、相互拡散が生じても問題がない場合には、この拡散防止層を省略しても良い。

## 【 0 0 2 8 】

また、第 1 マスク膜 8 上には、第 1 マスク膜 8 をパターニングするための、シリコン酸化膜又はシリコン窒化膜を主成分とする第 2 マスク膜 1 0 を形成する。第 2 マスク膜 1 0 の主成分たるシリコン酸化物又はシリコン窒化物は、第 1 マスク膜 8 の主成分たるルテニウム又はオスミウムに対して高いエッチング選択性を有する。よって、第 1 マスク膜 8 の選択的開口を高精度に行うことが可能である。

## 【 0 0 2 9 】

なお、本実施の形態では、第 2 マスク膜 1 0 と第 1 マスク膜 8 との間に、両者の密着性を高める密着層として窒化チタン膜 9 を形成する。窒化チタン膜 9 は例えばスパッタ法で、第 2 マスク膜 1 0 は例えば C V D (Chemical Vapor Deposition) 法で、それぞれ形成する。

## 【 0 0 3 0 】

なお、窒化チタン以外の材料として金属酸化物、金属窒化物、金属珪化物、金属酸窒化物、金属珪酸化物、金属珪酸窒化物または金属珪窒化物のうち少なくとも一つを適切に選択して、窒化チタン膜 9 と同様の機能を持たせても良い。また、膜厚については、例えば窒化チタン膜 9 を 1 0 n m、第 2 マスク膜 1 0 を 2 0 n m とすればよい。

## 【 0 0 3 1 】

次に、図 3 に示すように、第 2 マスク膜 1 0 上にフォトレジスト 1 1 を形成し、フォトリソグラフィ技術を用いてフォトレジスト 1 1 をパターニングする。そして、フォトレジスト 1 1 をエッチングマスクとして用いて例えば  $\text{CF}_4$  と  $\text{O}_2$  の混合ガスによるドライエッチングを第 2 マスク膜 1 0 に対して行い、フォトレジスト 1 1 を除去する。これにより、図 4 に示すように第 2 マスク膜 1 0 がパターニングされる。

## 【 0 0 3 2 】

次に、図 5 に示すように、第 2 マスク膜 1 0 をエッチングマスクとして用いて窒化チタン膜 9 および第 1 マスク膜 8 をエッチングする。窒化チタン膜 9 のエッチングは、例えばヘリコン波を利用したプラズマエッチング装置を用いて、基板温度  $30 \sim 60^\circ\text{C}$ 、 $\text{Cl}_2$  と  $\text{Ar}$  との混合ガス（ガス流量比は  $\text{Cl}_2 : \text{Ar} = 5 : 1 \sim 9 : 1$ ）、装置内圧力  $3 \sim 10 \text{ mTorr}$ 、ソースパワー  $1 \text{ kW}$ 、バイアスパワー  $100 \text{ W}$ 、の各条件で行えばよい。また、第 1 マスク膜 8 のエッチングは、例えばヘリコン波を利用したプラズマエッチング装置を用いて、基板温度  $30 \sim 60^\circ\text{C}$ 、 $\text{O}_2$  と  $\text{Cl}_2$  との混合ガス（ガス流量比は  $\text{O}_2 : \text{Cl}_2 = 5 : 1 \sim 10 : 1$ ）、装置内圧力  $3 \sim 10 \text{ mTorr}$ 、ソースパワー  $1 \text{ kW}$ 、バイアスパワー  $100 \text{ W}$ 、の各条件で行えばよい。

## 【 0 0 3 3 】

なお、これらの条件は一例であって、他のプラズマ発生方式のエッチング装置や他のエッチング条件を採用しても構わない。

## 【 0 0 3 4 】

シリコン酸化膜およびシリコン窒化膜は、上記のエッチング条件ではほとんどエッチングされないため、それらのいずれかを主成分とする第 2 マスク膜 1 0 は第 1 マスク膜 8 のエッチングマスクとして機能する。また、パターニング後の第 1 マスク膜 8 にはほとんどテーパーが生じない。

## 【 0 0 3 5 】

次に、図 6 に示すように、第 1 マスク膜 8 および第 2 マスク膜 1 0 をエッチングマスクとして用いて、窒化チタン膜 7、下部電極用白金膜 6、窒化チタン膜 5

およびチタン膜4をエッチングする。これらの膜のエッチングは、例えば誘導結合プラズマ（ICP：Inductively Coupled Plasma）型プラズマエッチング装置を用いて、基板温度330～370℃、 $\text{Cl}_2$ とArとの混合ガス（ガス流量比は $\text{Cl}_2$ ：Ar＝8：1～20：1）、装置内圧力10～30mTorr、ソースパワー750W～1.6kW、バイアスパワー150～350W、の各条件で行えばよい。なお、エッチング終了時には、第2マスク膜10や窒化チタン膜9はエッチングにより除去され、第1マスク膜8も若干エッチングされているため、図6に示すように第1マスク膜8の膜厚が減少した状態となっている。

## 【0036】

下部電極用白金膜6のエッチングマスクとして例えばルテニウムを第1マスク膜8の主成分に採用した場合の数値例は、以下のとおりである。ICP型プラズマエッチング装置において、基板温度350℃、 $\text{Cl}_2$ とArとの混合ガス（ガス流量比は $\text{Cl}_2$ ：Ar＝10：1～20：1）、装置内圧力10～30mTorr、ソースパワー800W～1.6kW、バイアスパワー200～300W、の各条件下では、シリコン酸化膜：白金のエッチング比が1：0.2～1：0.3程度であるのに対して、ルテニウム：白金のエッチング比は1：1.8～1：3.0程度となる。

## 【0037】

よって、膜厚300nmの白金を電極幅0.10μmに加工するには、シリコン酸化膜ならば膜厚1.0～1.5μm程度必要であるのに対し、ルテニウム膜ならば膜厚100～170nm程度で済む。すなわち、シリコン酸化膜に比べて、ルテニウム膜の膜厚はその10分の1程度で済み、白金上のパターンニングマスクのアスペクト比が1～2程度の低い値となる。その結果、マスク倒れ等の問題が発生しにくい。なお、オスミウムを第1マスク膜8の主成分に採用した場合も、ルテニウムと同様の値となる。

## 【0038】

窒化チタン膜7、下部電極用白金膜6、窒化チタン膜5およびチタン膜4のエッチングが終了すれば、次に、図7に示すように、残置した第1マスク膜8およびその下の窒化チタン膜7を除去する。両膜の除去については、図5の説明にお

いて窒化チタン膜 9 および第 1 マスク膜 8 について述べたのと同様の条件で、エッチングを行えばよい。

【 0 0 3 9 】

なお、第 1 マスク膜 8 を除去する利点について、以下に説明する。ルテニウムを主成分とする場合、この第 1 マスク膜 8 を除去せずに残したまま下部電極用白金膜 6 と合わせてキャパシタの下部電極とすると、後に形成する誘電体膜との関係で問題が生じる可能性がある。

【 0 0 4 0 】

具体的には以下の二つの問題が考えられる。一つは、ルテニウムが白金に比べてその仕事関数の値が小さいので、後に形成する B S T 膜等の誘電体膜との接触によりリーク電流を増大させてしまう可能性があることである。

【 0 0 4 1 】

他の一つは、B S T 膜等の誘電体膜が酸化性雰囲気で形成されることによるルテニウムの酸化である。酸化ルテニウムは不安定な物質であり、第 1 マスク膜 8 を除去せずに残したまま下部電極用白金膜 6 と合わせてキャパシタの下部電極とすると、その後のプロセスにおける高温アニール処理時等に酸素を放出して下部電極の体積収縮を起こしたり、誘電体膜との間に空隙を生じる可能性がある。

【 0 0 4 2 】

しかし、本発明では第 1 マスク膜 8 を除去するので、そのような問題は生じない。

【 0 0 4 3 】

続いて、図 8 に示すように、半導体基板上の全面に接触防止用白金膜 1 2 を堆積させる。そして、図 9 に示すように、エッチバックを行い、下部電極用白金膜 6、窒化チタン膜 5、チタン膜 4 の側面を覆うように接触防止用白金膜 1 2 を形成する。この接触防止用白金膜 1 2 は、後に形成する誘電体膜と、窒化チタン膜 5 およびチタン膜 4 との接触を防止するために設けられる。

【 0 0 4 4 】

誘電体膜に B S T 膜を採用する場合、B S T 膜が窒化チタン膜 5 およびチタン膜 4 に接触すると、耐圧低下を生じる可能性がある。B S T 膜は酸素供給源とな



り、両膜に対して酸化還元反応を引き起こしやすい。BSTが還元されると、欠損が生じてリーク電流を増大させ、耐圧低下を生じやすい。

## 【 0 0 4 5 】

よって、窒化チタン膜5およびチタン膜4の露出部を接触防止用白金膜12により覆い、誘電体膜に接触させないようにするのである。これにより、密着層や拡散防止層が、誘電体膜と接触したときに耐圧低下等の不具合を招来する材料である場合であっても、そのような不具合を防止することができる。

## 【 0 0 4 6 】

なお、BST膜と窒化チタン膜5およびチタン膜4とが接触しても耐圧低下を招来しないBST膜形成方法があれば、その方法を採用して、接触防止用白金膜12を省略してもよい。

## 【 0 0 4 7 】

そして、図10に示すように、半導体基板上の全面に、BST膜等の誘電体膜13および上部電極用白金膜14を形成する。キャパシタ構造であるので、上部電極用白金膜14は、誘電体膜13により下部電極用白金膜6とは絶縁されている。

## 【 0 0 4 8 】

なお、誘電体膜13および上部電極用白金膜14をパターニングする場合には、図10に示すように、上部電極用白金膜14上にルテニウム又はオスミウムを主成分とする第3マスク膜15を形成し、第1マスク膜8を用いて下部電極用白金膜6のパターニングを行ったのと同様の処理を行えばよい。

## 【 0 0 4 9 】

すなわち、シリコン酸化膜又はシリコン窒化膜を主成分とする第4マスク膜（図示せず）を第3マスク膜15上に形成し、フォトリソグラフィ技術およびエッチング技術を用いて第4マスク膜にパターニングを行う。そして、第4マスク膜をエッチングマスクとして用いて第3マスク膜15をエッチングし、パターニングされた第3マスク膜15をエッチングマスクとして用いて、上部電極用白金膜14を高温エッチング技術によりパターニングするのである。そして、誘電体膜13についても第3マスク膜15をエッチングマスクとして用いてパターニング

すればよい。

【 0 0 5 0 】

なお、第 1 マスク膜 8 の場合は、上述のように誘電体膜 1 3 との接触による不具合を避けるために除去したが、第 3 マスク膜 1 5 の場合は B S T 膜等の誘電体膜と接触するわけではないので、必ずしも除去する必要はない。

【 0 0 5 1 】

また、ルテニウム又はオスミウムを主成分とする第 3 マスク膜 1 5 は、酸素原子の浸透を防止する機能がある。よって、半導体装置内の他の部分の構造の形成時に酸化雰囲気が伴う場合は、この第 3 マスク膜 1 5 が存在することにより上部電極用白金膜 1 4 への酸素の浸透が防止できる。

【 0 0 5 2 】

なお、上記においては白金を各電極に採用する場合を例に採ったが、イリジウムを各電極に採用する場合であっても同様のことが当てはまる。

【 0 0 5 3 】

本実施の形態に係る半導体装置の製造方法によれば、ルテニウム又はオスミウムを主成分とする第 1 マスク膜 8 および第 3 マスク膜 1 5 をパターンニングマスクとして用いて、白金又はイリジウムを主成分とする上部および下部電極用金属膜に選択的にエッチングを行う。

【 0 0 5 4 】

ルテニウム又はオスミウムをマスク材料に採用すると、マスクのアスペクト比を低く抑えることができる。よって、シリコン酸化膜をマスク材料に採用した場合と異なり、パターン倒れが生じにくい。その結果、白金又はイリジウムをキャパシタの電極材料として備えた半導体装置を、高温エッチング技術を用いて製造するのに適した半導体装置の製造方法が実現できる。

【 0 0 5 5 】

また、本実施の形態に係る半導体装置の製造方法によれば、第 1 マスク膜 8 を除去した後、誘電体膜および上部電極用金属膜を形成する。第 1 マスク膜 8 の主成分にルテニウムを採用する場合、この第 1 マスク膜 8 を残したまま下部電極用金属膜と合わせてキャパシタの下部電極とすると、上述のように、リーク電流増

大の問題やルテニウムの酸化による下部電極体積変化の問題が生じる可能性がある。しかし、本発明では第1マスク膜を除去するので、そのような問題は生じない。

## 【0056】

また、第2マスク膜10をエッチングマスクとして用いて第1マスク膜8を選択的にエッチングし、第1マスク膜8の選択的開口を行う。第2マスク膜10の主成分たるシリコン酸化物又はシリコン窒化物は、第1マスク膜8の主成分たるルテニウム又はオスミウムに対して高いエッチング選択性を有する。よって、第1マスク膜8の選択的開口を高精度に行うことが可能である。

## 【0057】

## ＜実施の形態2＞

本実施の形態は、実施の形態1に係る半導体装置の製造方法の変形例であり、より微細なキャパシタ下部電極を形成する方法を示すものである。

## 【0058】

図11は、下部電極のテーパを示す図である。この図において、下部電極用白金膜6のテーパによる電極幅増加量 $L_1$ は、下部電極用白金膜6の膜厚 $L_2$ とテーパ角度 $\alpha$ とを用いて、 $L_1 = L_2 \times 1 / \tan \alpha$ と表せる。電極幅増加量 $L_1$ は左右に二つ分考えられるので、上記 $L_1$ の値を二倍したものがこの電極における電極幅増加量となるが、 $\alpha = 85^\circ$ の場合、 $1 / \tan \alpha$ の二倍の値はおよそ0.175となる。

## 【0059】

これはすなわち、下部電極用白金膜6の膜厚 $L_2$ の17%もの値で電極幅が増加することを意味する。 $L_2$ の値が200～300nmとなる厚膜の下部電極の場合には、この電極幅増加量は形成可能な素子数に大きな影響を及ぼす。

## 【0060】

そこで、本実施の形態においては、パターニング後の第2マスク膜10に等方性エッチングも行う。

## 【0061】

図12～図17は、本実施の形態に係る半導体装置の製造方法の各工程を示し

た図である。

【 0 0 6 2 】

まず、図 1 2 に示すように、半導体基板 1 上に層間絶縁膜 2、導電性プラグ 3、チタン膜 4、窒化チタン膜 5、下部電極用白金膜 6、窒化チタン膜 7、第 1 マスク膜 8、窒化チタン膜 9 および第 2 マスク膜 1 0 a を形成した、図 2 と同様の構造を用意する。

【 0 0 6 3 】

ただし、ここでは第 2 マスク膜 1 0 a として、図 2 における第 2 マスク膜 1 0 よりも膜厚が大きなものが形成されている。例えば第 2 マスク膜 1 0 a の膜厚は 1 5 0 n m である。

【 0 0 6 4 】

次に、図 3 および図 4 の場合と同様に、フォトリソグラフィ技術およびエッチング技術を用いて、図 1 3 に示すように第 2 マスク膜 1 0 a にパターニングを行う。

【 0 0 6 5 】

続いて、パターニング後の第 2 マスク膜 1 0 a に、図 1 4 に示すように等方性エッチングを行って、幅狭の第 2 マスク膜 1 0 b を形成する。この等方性エッチングは、例えば第 2 マスク膜 1 0 a がシリコン酸化膜である場合、純水で希釈化したフッ酸水溶液を用いるウェットエッチングで実現すればよい。この場合、例えば市販の 5 0 % 濃度フッ酸水溶液と純水とを用いて、純水：5 0 % 濃度フッ酸水溶液 = 5 0 : 1 ~ 2 0 0 : 1 となる程度に希釈化すればよい。なお、等方性エッチング後の第 2 マスク膜 1 0 b の電極幅は、例えば 0 . 0 6 ~ 0 . 0 8  $\mu$  m 程度となるようにする。また、この等方性エッチングにより、第 2 マスク膜 1 0 b の膜厚が 1 0 0 n m 程度残るように、第 2 マスク膜 1 0 a の膜厚を決めておけばよい。

【 0 0 6 6 】

これにより、第 2 マスク膜 1 0 a のパターニング幅をより狭めることができ、微細なキャパシタ下部電極を形成することができる。

【 0 0 6 7 】

そして、図5の場合と同様にして、図15に示すように第2マスク膜10bをエッチングマスクとして用いて窒化チタン膜9および第1マスク膜8をエッチングする。

【0068】

次に、図6の場合と同様にして、図16に示すように第1マスク膜8および第2マスク膜10bをエッチングマスクとして用いて、窒化チタン膜7、下部電極用白金膜6、窒化チタン膜5およびチタン膜4をエッチングする。

【0069】

このときの白金上のパターニングマスクのアスペクト比も3～4程度の低い値となり、マスク倒れ等の問題が発生しにくい。

【0070】

なお、マスク倒れが発生する場合には、等方性エッチングで100nm程度の膜厚にした第2マスク膜10bにさらに異方性エッチングを行い、その膜厚を15～20nm程度にまで減少させても良い。

【0071】

次に、図7と同様にして、図17に示すように、残置した第1マスク膜8およびその下の窒化チタン膜7を除去する。そして、図8～図10と同様に、接触防止用白金膜12、誘電体膜13および上部電極用白金膜14を形成する。

【0072】

なお、上記においては、第2マスク膜10aに等方性エッチングを行って電極幅を縮小させたが、第1マスク膜8に直接に等方性エッチングを行っても良い。

【0073】

一般にフォトリソスト除去時に採用されている酸素雰囲気でのプラズマ処理を行えば、ルテニウム又はオスミウムに対しても等方性エッチングを行うことが可能である。よって、第2マスク膜10aへの等方性エッチングの有無に拘わらず、第1マスク膜8に酸素雰囲気でのプラズマ処理を行うことで、第1マスク膜8のパターニング幅をより狭めることができる。その結果、微細なキャパシタ下部電極を形成することができる。

【0074】

この場合、実施の形態 1 において説明した図 1 ～図 5 の各工程を経た後、第 1 マスク膜 8 に等方性エッチングを行い、図 1 5 の状態にすればよい。そして、図 1 6 以降の工程を行えばよい。

#### 【 0 0 7 5 】

#### ＜実施の形態 3＞

本実施の形態は、実施の形態 2 に係る半導体装置の製造方法の変形例であり、下部電極用白金膜 6 のエッチング時のエッチングストッパとして、ルテニウム又はオスミウムを主成分とする膜を形成しておくものである。

#### 【 0 0 7 6 】

図 1 8 ～図 2 4 は、本実施の形態に係る半導体装置の製造方法の各工程を示した図である。

#### 【 0 0 7 7 】

まず、図 1 8 に示すように、半導体基板 1 上に層間絶縁膜 2、導電性プラグ 3、チタン膜 4、エッチングストッパ膜 1 6、窒化チタン膜 5、下部電極用白金膜 6 を形成した、図 1 と同様の構造を用意する。ただし、図 1 の場合と異なり、本実施の形態においては、チタン膜 4 と窒化チタン膜 5 との間に、エッチングストッパ膜 1 6 が形成されている。このエッチングストッパ膜 1 6 は、ルテニウム又はオスミウムを主成分とする膜である。

#### 【 0 0 7 8 】

そして、図 1 9 に示すように、図 1 2 の場合と同様に、下部電極用白金膜 6 上に、窒化チタン膜 7、第 1 マスク膜 8、窒化チタン膜 9 および第 2 マスク膜 1 0 a を形成する。

#### 【 0 0 7 9 】

次に、図 2 0 に示すように、図 1 3 の場合と同様に、第 2 マスク膜 1 0 a にパターニングを行う。

#### 【 0 0 8 0 】

続いて、図 1 4 の場合と同様に、パターニング後の第 2 マスク膜 1 0 a に、図 2 1 に示すように等方性エッチングを行って、幅狭の第 2 マスク膜 1 0 b を形成する。

## 【 0 0 8 1 】

そして、図 1 5 の場合と同様にして、図 2 2 に示すように第 2 マスク膜 1 0 b をエッチングマスクとして用いて窒化チタン膜 9 および第 1 マスク膜 8 をエッチングする。

## 【 0 0 8 2 】

次に、図 1 6 の場合と同様にして、図 2 3 に示すように第 1 マスク膜 8 および第 2 マスク膜 1 0 b をエッチングマスクとして用いて、窒化チタン膜 7、下部電極用白金膜 6、窒化チタン膜 5 をエッチングする。

## 【 0 0 8 3 】

このとき、第 1 マスク膜 8 と同様の主成分のエッチングストッパ膜 1 6 を下部電極用白金膜 6 のエッチングストッパに用いる。よって、下部電極用金属膜のエッチング時に下地層表面にダメージを与えることはない。

## 【 0 0 8 4 】

また、ルテニウム又はオスミウムを主成分とするエッチングストッパ膜 1 6 は、酸素原子の浸透を防止する機能がある。よって、このエッチングストッパ膜 1 6 が存在することにより、誘電体膜 1 3 の形成時の酸化雰囲気において、下部電極用白金膜 6 から下地層内の導電性プラグ 3 への酸素の浸透が防止できる。

## 【 0 0 8 5 】

なお、エッチングストッパ膜 1 6 と下部電極用白金膜 6 との間に窒化チタン膜 5 を介在させていることから、窒化チタン膜 5 は、エッチングストッパ膜 1 6 と下部電極用白金膜 6 との間での原子の相互拡散を防止する拡散防止層として機能する。

## 【 0 0 8 6 】

また、窒化チタン以外の材料としては、実施の形態 1 においても述べたように、金属酸化物、金属窒化物、金属珪化物、金属酸窒化物、金属珪酸化物、金属珪酸窒化物または金属珪窒化物のうち少なくとも一つを適切に選択して、窒化チタン膜 5 と同様の機能を持たせてもよい。

## 【 0 0 8 7 】

次に、図 1 7 と同様にして、図 2 4 に示すように、残置した第 1 マスク膜 8 お

よびその下の窒化チタン膜 7、エッチングストッパ膜 1 6 およびその下のチタン膜 4 を除去する。そして、図 8 ～ 図 1 0 と同様に、接触防止用白金膜 1 2、誘電体膜 1 3 および上部電極用白金膜 1 4 を形成する。

#### 【 0 0 8 8 】

接触防止用白金膜 1 2 が設けられておれば、誘電体膜 1 3 とエッチングストッパ膜 1 6 との接触が防止できる。誘電体膜に B S T 膜を採用する場合、B S T 膜がルテニウム又はオスミウムを主成分とするエッチングストッパ膜 1 6 に接触すると、リーク電流増大を生じる可能性がある。しかし、接触防止用白金膜 1 2 が設けられておれば、そのような不具合を防止することができる。

#### 【 0 0 8 9 】

##### 【発明の効果】

請求項 1 に記載の発明によれば、ルテニウム又はオスミウムを主成分とする第 1 マスク膜をパターニングマスクとして用いて、白金又はイリジウムを主成分とするキャパシタ電極用金属膜に選択的にエッチングを行う。ルテニウム又はオスミウムをマスク材料に採用すると、マスクのアスペクト比を低く抑えることができる。よって、シリコン酸化膜をマスク材料に採用した場合と異なり、パターン倒れが生じにくい。その結果、白金又はイリジウムをキャパシタの電極材料として備えた半導体装置を、高温エッチング技術を用いて製造するのに適した半導体装置の製造方法が実現できる。また、本発明によれば、第 1 マスク膜を除去する。第 1 マスク膜の主成分にルテニウムを採用する場合、この第 1 マスク膜を除去せずに残したままキャパシタ電極用金属膜と合わせてキャパシタの下部電極とすると、誘電体膜との接触によるリーク電流増大の問題や、ルテニウムの酸化によるキャパシタ電極の体積変化の問題が生じる可能性がある。しかし、本発明では第 1 マスク膜を除去するので、そのような問題は生じない。

##### 【図面の簡単な説明】

【図 1】 実施の形態 1 に係る半導体装置の製造方法を示す図である。

【図 2】 実施の形態 1 に係る半導体装置の製造方法を示す図である。

【図 3】 実施の形態 1 に係る半導体装置の製造方法を示す図である。

【図 4】 実施の形態 1 に係る半導体装置の製造方法を示す図である。



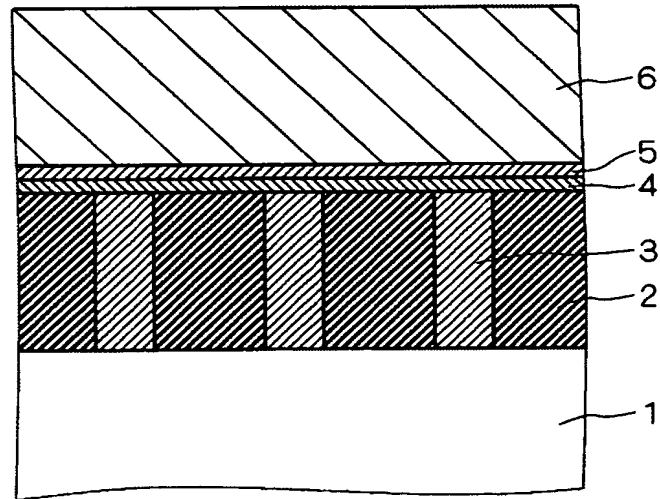
- 【図 5】 実施の形態 1 に係る半導体装置の製造方法を示す図である。
- 【図 6】 実施の形態 1 に係る半導体装置の製造方法を示す図である。
- 【図 7】 実施の形態 1 に係る半導体装置の製造方法を示す図である。
- 【図 8】 実施の形態 1 に係る半導体装置の製造方法を示す図である。
- 【図 9】 実施の形態 1 に係る半導体装置の製造方法を示す図である。
- 【図 1 0】 実施の形態 1 に係る半導体装置の製造方法を示す図である。
- 【図 1 1】 下部電極のテーパを示す図である。
- 【図 1 2】 実施の形態 2 に係る半導体装置の製造方法を示す図である。
- 【図 1 3】 実施の形態 2 に係る半導体装置の製造方法を示す図である。
- 【図 1 4】 実施の形態 2 に係る半導体装置の製造方法を示す図である。
- 【図 1 5】 実施の形態 2 に係る半導体装置の製造方法を示す図である。
- 【図 1 6】 実施の形態 2 に係る半導体装置の製造方法を示す図である。
- 【図 1 7】 実施の形態 2 に係る半導体装置の製造方法を示す図である。
- 【図 1 8】 実施の形態 3 に係る半導体装置の製造方法を示す図である。
- 【図 1 9】 実施の形態 3 に係る半導体装置の製造方法を示す図である。
- 【図 2 0】 実施の形態 3 に係る半導体装置の製造方法を示す図である。
- 【図 2 1】 実施の形態 3 に係る半導体装置の製造方法を示す図である。
- 【図 2 2】 実施の形態 3 に係る半導体装置の製造方法を示す図である。
- 【図 2 3】 実施の形態 3 に係る半導体装置の製造方法を示す図である。
- 【図 2 4】 実施の形態 3 に係る半導体装置の製造方法を示す図である。

【符号の説明】

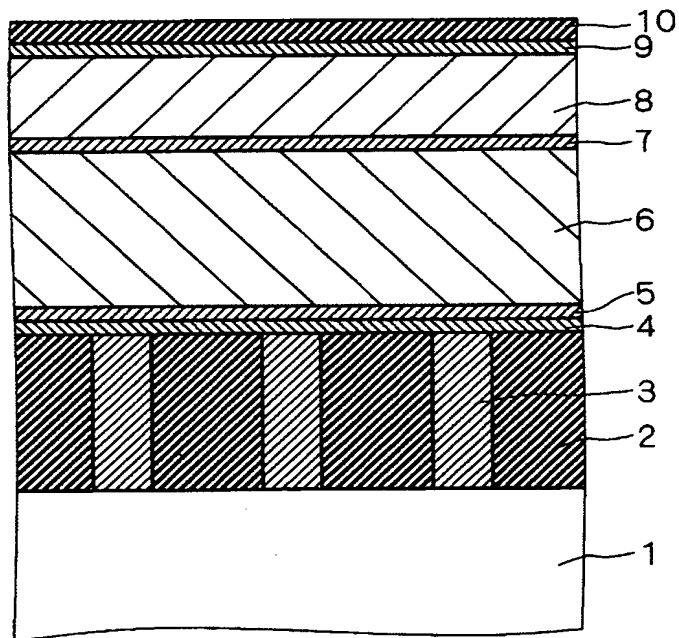
- 1 半導体基板、2 層間絶縁膜、3 導電性プラグ、4 チタン膜、5, 7, 9 窒化チタン膜、6 下部電極用白金膜、8 第 1 マスク膜、1 0, 1 0 a, 1 0 b 第 2 マスク膜、1 1 フォトレジスト、1 2 接触防止用白金膜、1 3 誘電体膜、1 4 上部電極用白金膜、1 5 第 3 マスク膜。

【書類名】 図面

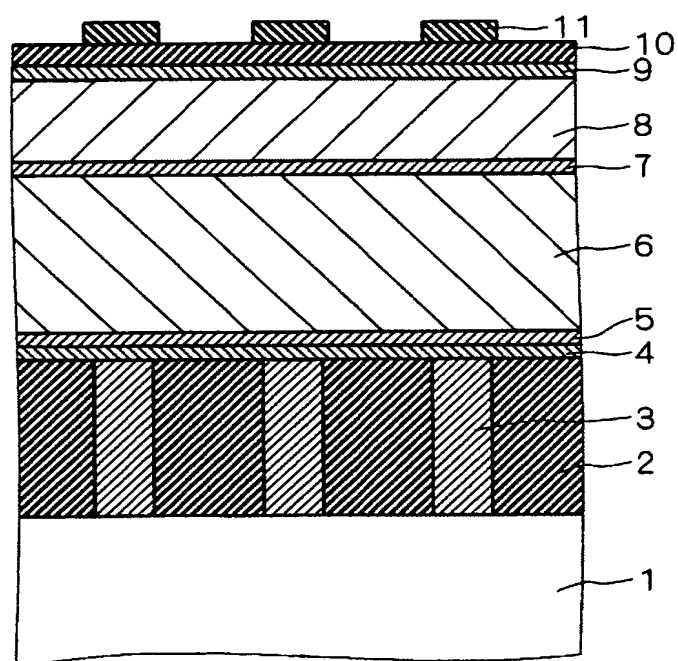
【図 1】



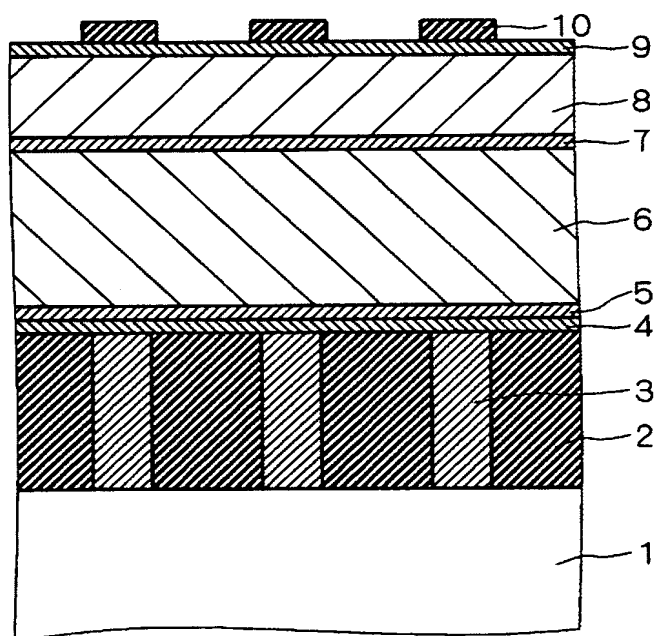
【図 2】



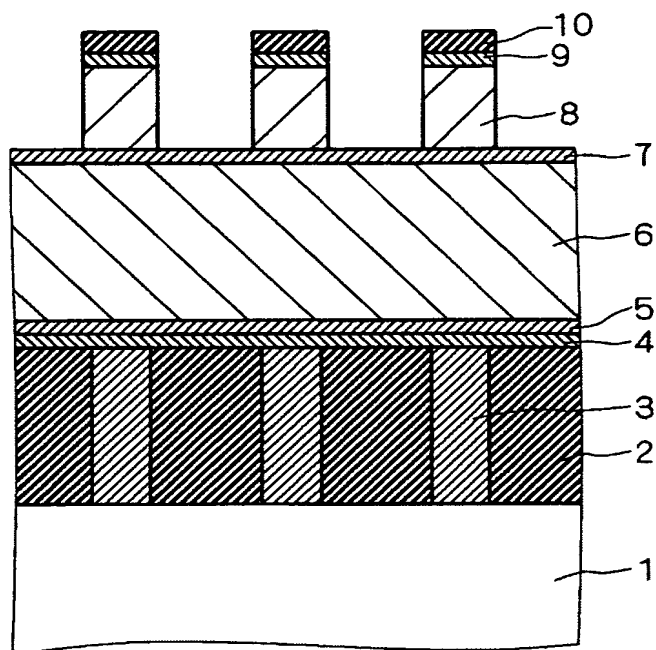
【図 3】



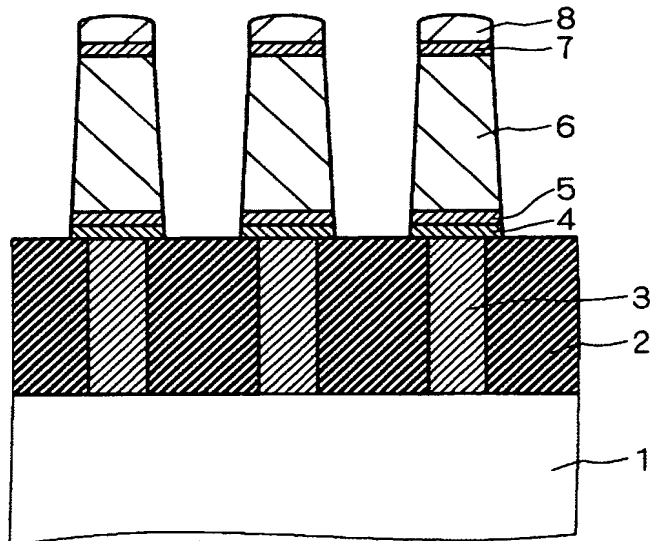
【図 4】



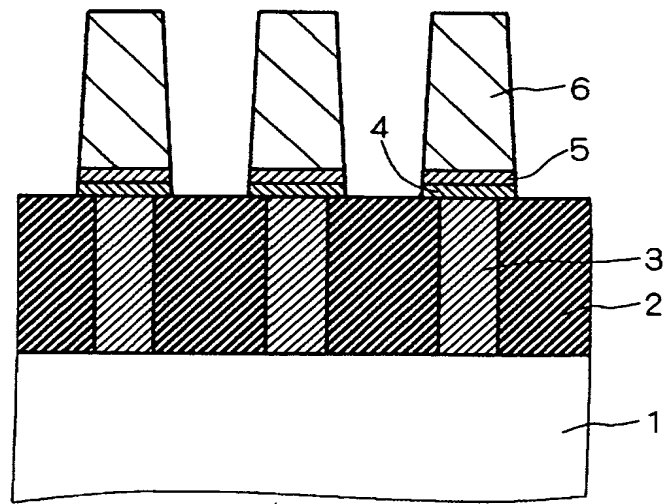
【図 5】



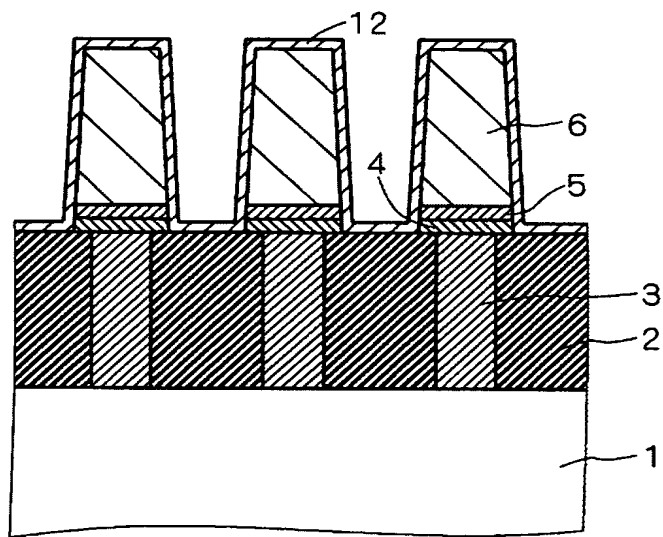
【図 6】



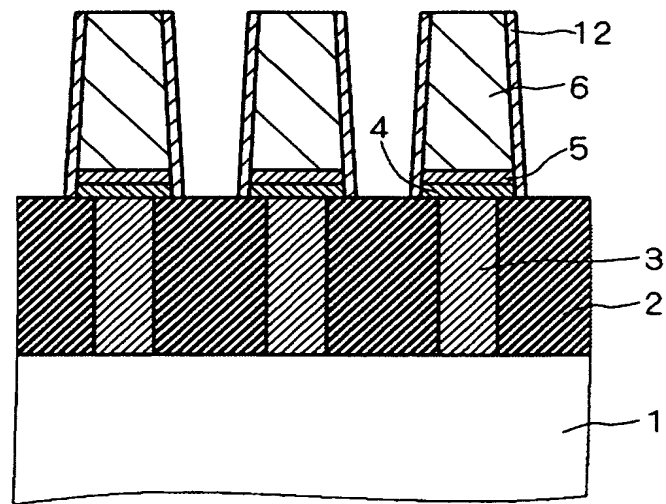
【図 7】



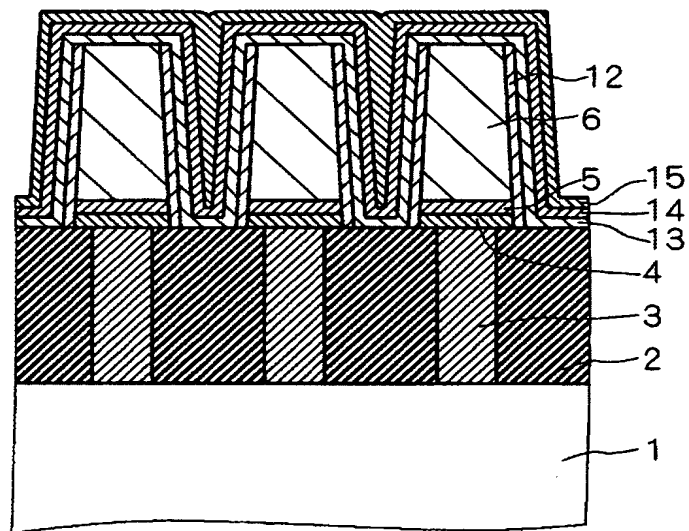
【図 8】



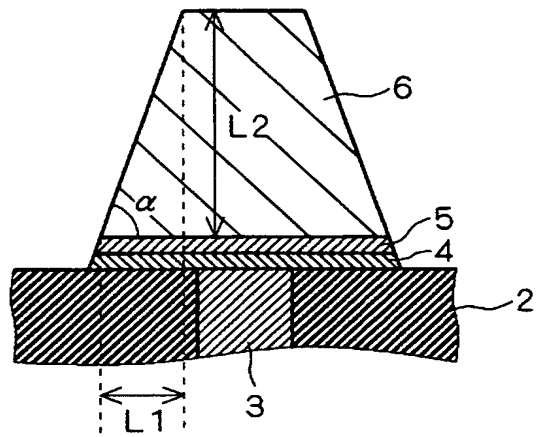
【図 9】



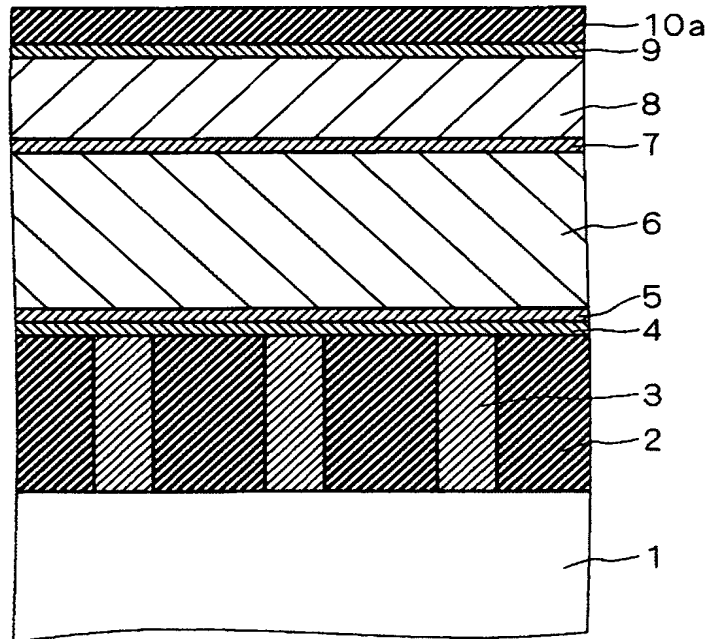
【図 1 0】



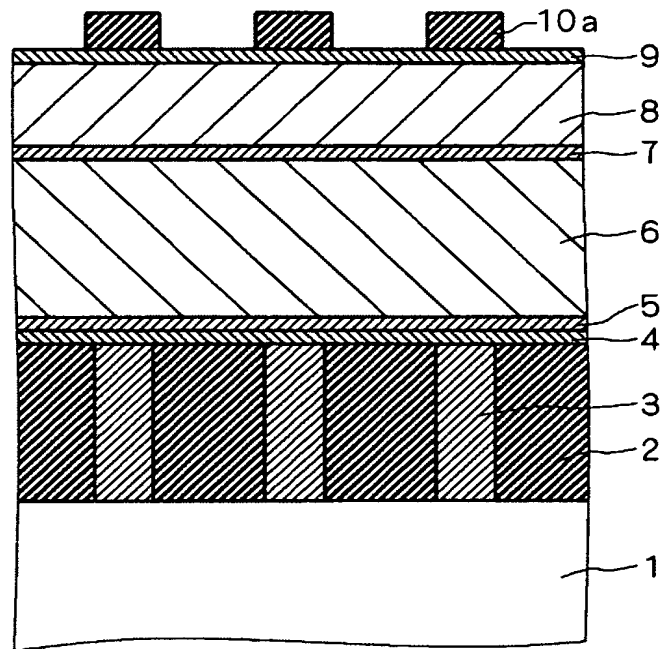
【図 1 1】



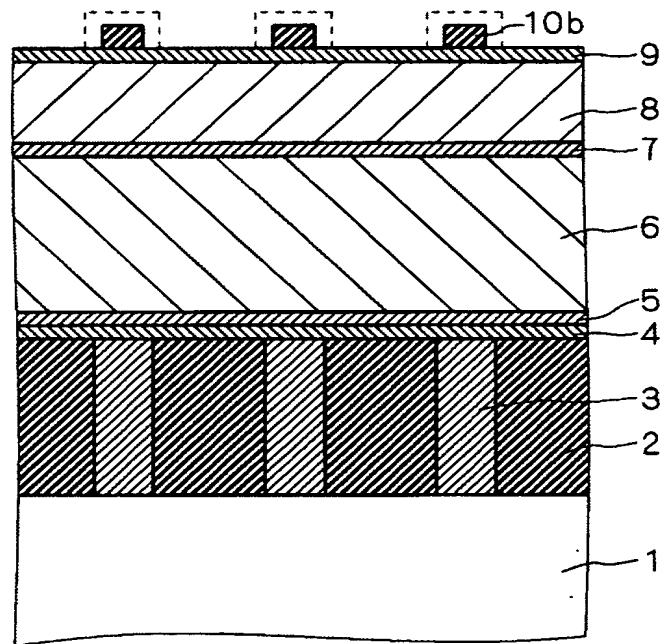
【図 1 2】



【図 1 3】

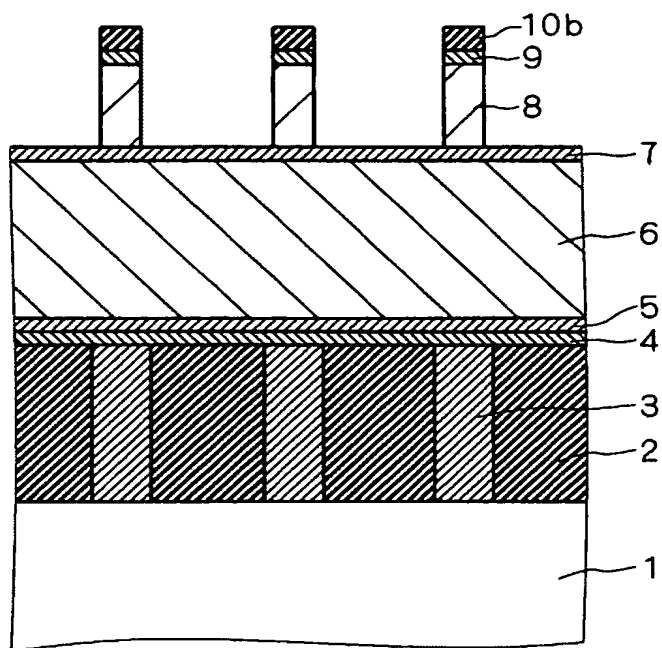


【図 1 4】

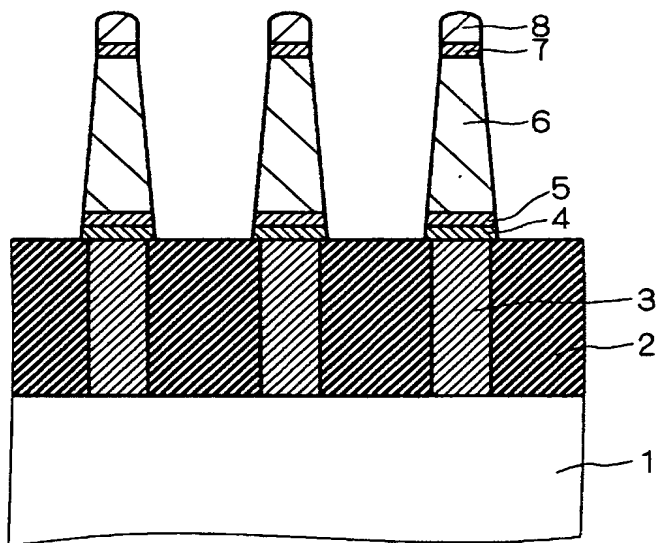




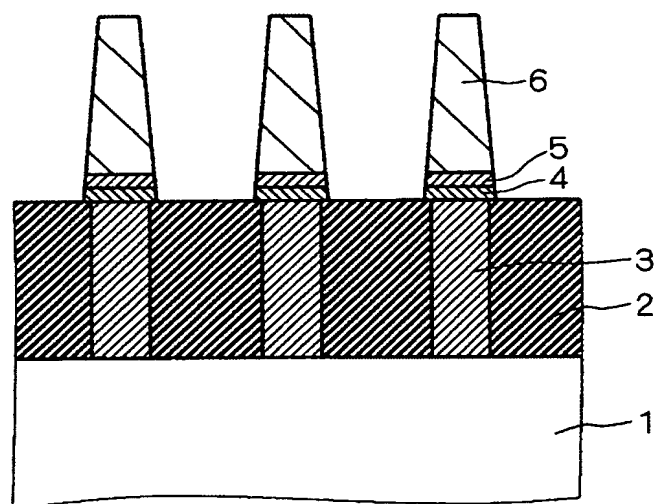
【図 1 5】



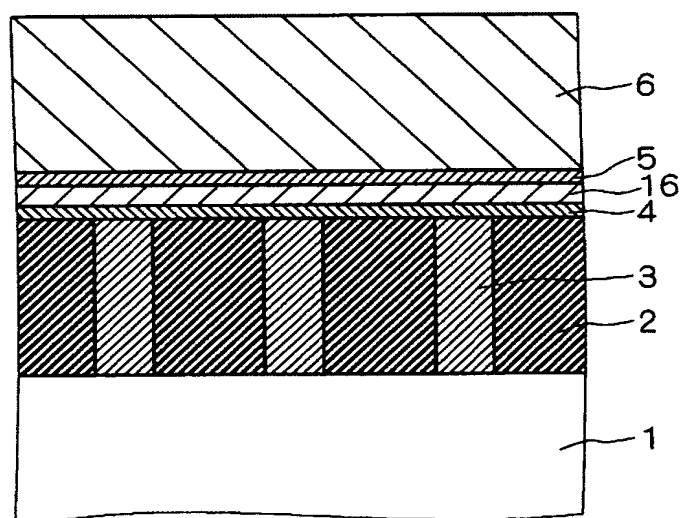
【図 1 6】



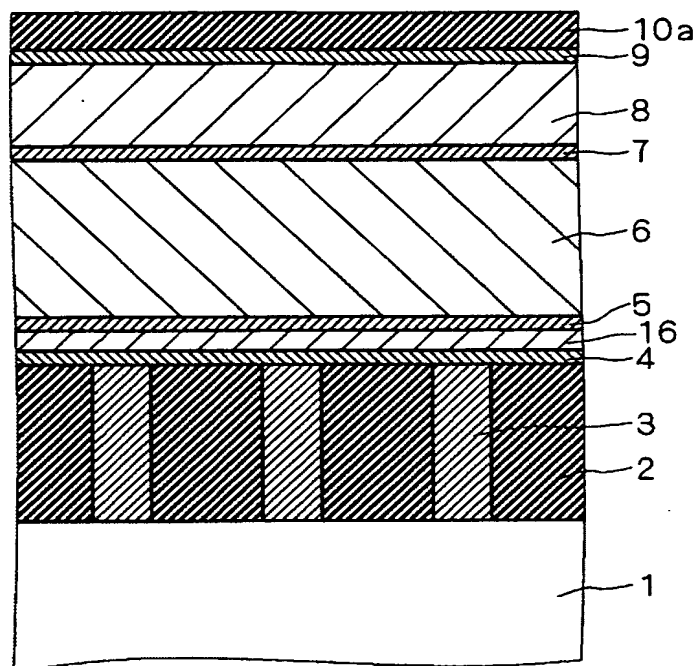
【図 1 7】



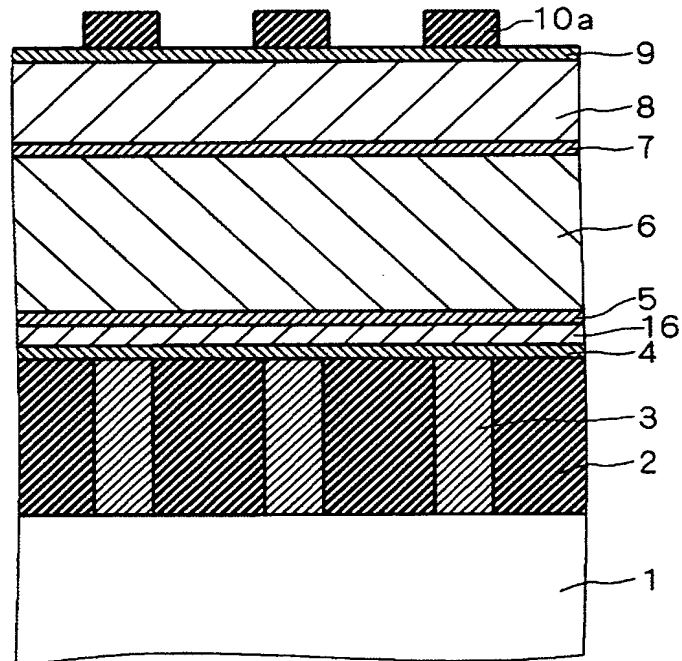
【図 1 8】



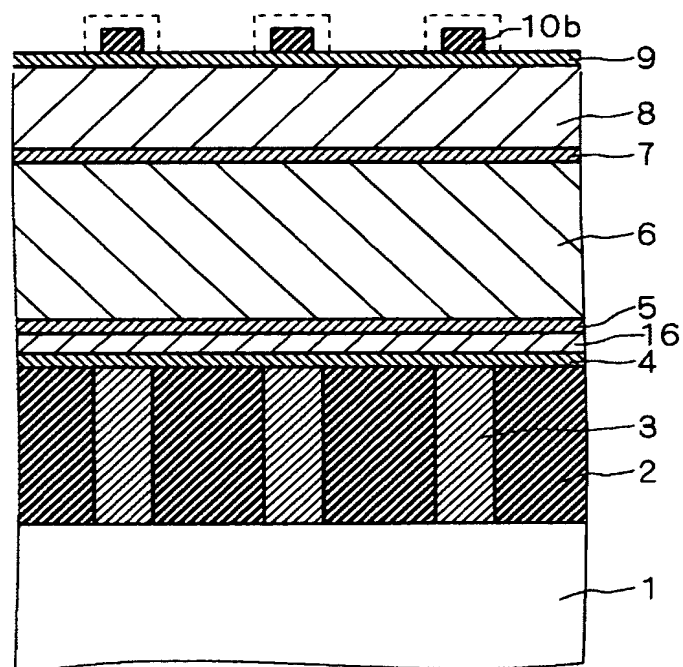
【図 1 9】



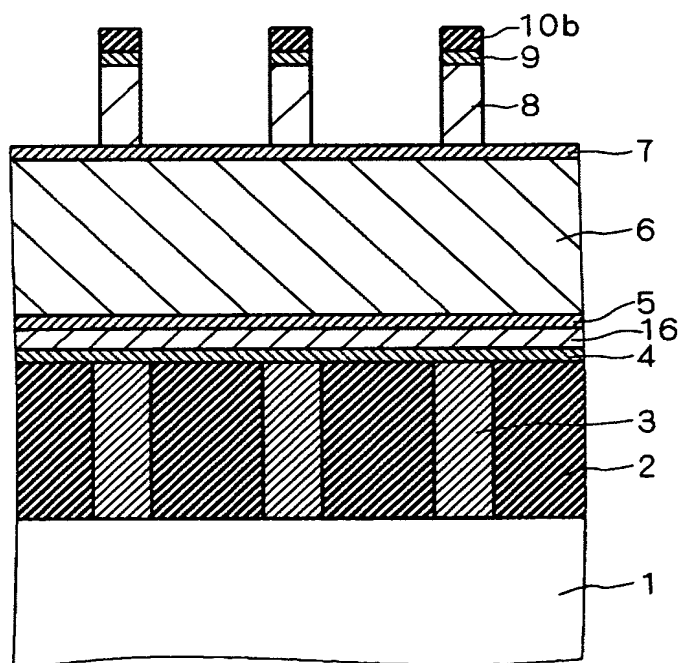
【図 2 0】



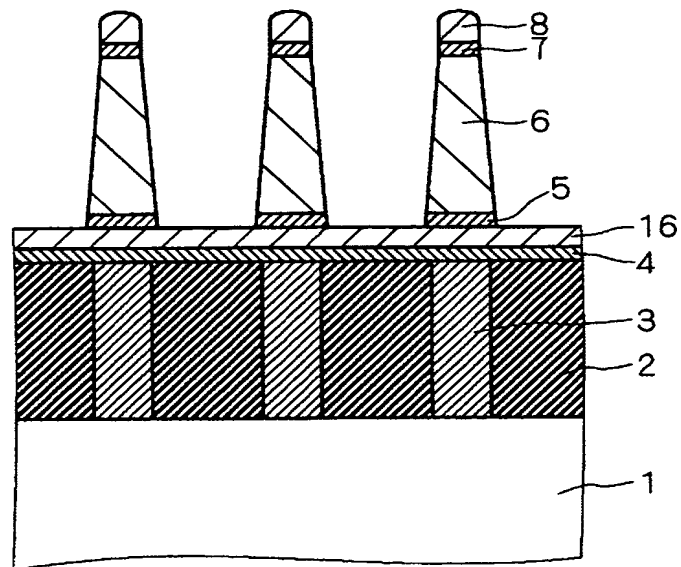
【図 2 1】



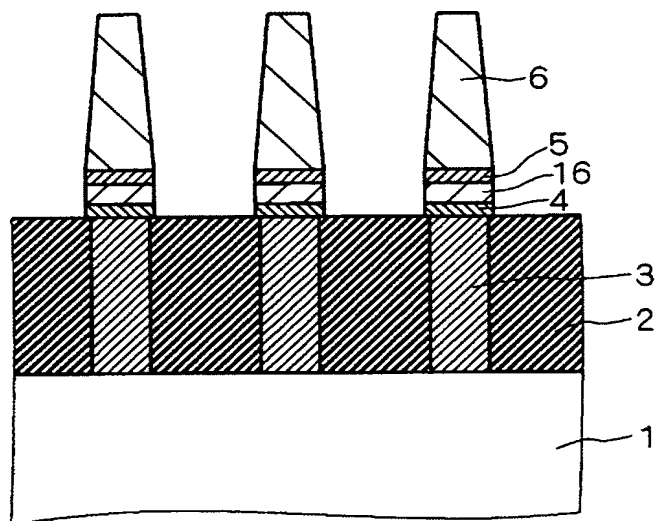
【図 2 2】



【図 2 3】



【図 2 4】



【書類名】 要約書

【要約】

【課題】 白金やイリジウムをキャパシタの電極材料として備え、高温エッチング技術を用いて製造するのに適した半導体装置およびその製造方法を提供する。

【解決手段】 白金やイリジウムを主成分とするキャパシタ電極 6 のパターンニング時のマスク膜 8 の主成分として、ルテニウム又はオスミウムを採用する。白金やイリジウムのエッチングマスクにシリコン酸化膜を採用する場合に比べて、ルテニウム膜やオスミウム膜の膜厚はその 1 0 分の 1 程度で済み、白金上のパターンニングマスクのアスペクト比が 1 ～ 2 程度の低い値となる。その結果、マスク倒れ等の問題が発生しにくい。

【選択図】 図 6

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 6 0 1 3 ]

1. 変更年月日 1 9 9 0 年 8 月 2 4 日

[変更理由] 新規登録

住 所 東京都千代田区丸の内 2 丁目 2 番 3 号

氏 名 三菱電機株式会社